

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4493390号
(P4493390)

(45) 発行日 平成22年6月30日 (2010. 6. 30)

(24) 登録日 平成22年4月16日 (2010. 4. 16)

(51) Int. Cl.

F 1

A 6 1 B 1/04 (2006. 01)

A 6 1 B 1/04 3 7 0

G 0 2 B 23/24 (2006. 01)

A 6 1 B 1/04 3 6 2 J

H 0 4 N 5/225 (2006. 01)

G 0 2 B 23/24 B

H 0 4 N 5/225 C

請求項の数 1 (全 11 頁)

(21) 出願番号 特願2004-122441 (P2004-122441)
 (22) 出願日 平成16年4月19日 (2004. 4. 19)
 (65) 公開番号 特開2005-304584 (P2005-304584A)
 (43) 公開日 平成17年11月4日 (2005. 11. 4)
 審査請求日 平成18年11月14日 (2006. 11. 14)

(73) 特許権者 306037311
 富士フイルム株式会社
 東京都港区西麻布2丁目26番30号
 (74) 代理人 100098372
 弁理士 緒方 保人
 (72) 発明者 阿部 一則
 埼玉県さいたま市北区植竹町1丁目324
 番地 富士写真光機株式会社内

審査官 原 俊文

最終頁に続く

(54) 【発明の名称】 電子内視鏡装置

(57) 【特許請求の範囲】

【請求項 1】

被観察体を撮像するための固体撮像素子の画素数が異なる各種の電子内視鏡をプロセッサ装置に接続可能に構成し、上記固体撮像素子で得られた信号からデジタル映像信号を形成すると共に、このデジタル映像信号を外部記録装置へ記録する電子内視鏡装置において、

上記プロセッサ装置に配置され、上記固体撮像素子の画素数に対応させかつ外部コンピュータ用表示規格に合わせたデジタル映像信号を形成し、この映像信号に関するデジタル標準制御信号を上記映像信号と共に符号化すると共に、これらデジタルの映像信号及び標準制御信号をパラレル - シリアル変換し、差動信号として出力する差動信号出力部と、

この差動信号出力部に対し着脱可能に接続され、この差動信号出力部から入力した差動信号に基づいて上記映像信号及び標準制御信号を復号化すると共に、この映像信号の画素数を検出し、この画素数の画像がハイビジョン画面の中央に配置されるハイビジョンテレビ信号へ変換し出力するハイビジョン方式変換器と、

上記差動信号出力部では、上記外部記録装置に対する映像信号の記録制御信号を上記標準制御信号と共に符号化しかつパラレル - シリアル変換した後、当該差動信号出力部から上記ハイビジョン方式変換器へ差動信号としてシリアル伝送し、上記ハイビジョン方式変換器では、入力した差動信号から抽出された上記記録制御信号を復号化しかつシリアル - パラレル変換した後、コントロール端子から上記外部記録装置へ出力する記録制御信号出力手段と、を設けたことを特徴とする電子内視鏡装置。

10

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は電子内視鏡装置、特に固体撮像素子の画素数の異なる各種の電子内視鏡が使用される環境で、ハイビジョンテレビ方式のモニタへも被観察体映像を出力することができる電子内視鏡装置の構成に関する。

【背景技術】

【0002】

電子内視鏡装置は、固体撮像素子であるＣＣＤ（Charge Coupled Device）等を電子内視鏡（電子スコープ）の先端部に搭載しており、このＣＣＤは光源装置からの光の照明に基づいて被観察体を撮像する。そして、この電子内視鏡のＣＣＤで得られた撮像信号をプロセッサ装置へ出力し、このプロセッサ装置で映像処理を施すことにより、被観察体の映像をモニタへ表示したり、静止画等を記録装置へ記録したりできるものである。

【0003】

一般に、上記の被観察体映像は、標準テレビジョン方式であるＮＴＳＣ方式用モニタ（縦横比３：４）に表示されるが、例えば特開平４－２５３８３０号公報に示されるように、走査線数が約２倍となる高品位のハイビジョンテレビ（ＨＤＴＶ）方式のモニタ（縦横比９：１６）に被観察体映像を表示することも試みられている。電子内視鏡装置では、ＣＣＤの出力信号から通常のＮＴＳＣ方式の信号（アナログ信号）が形成されるので、このＮＴＳＣ信号をハイビジョンテレビ信号へ変換することが行われる。

【0004】

一方、電子内視鏡装置で得られた被観察体の静止画（デジタル信号）は、記録装置である録画装置やパーソナルコンピュータ（パソコン）等のファイリング装置（記録媒体）に記録し、後にテレビモニタやパソコン用モニタへ表示して観察することが行われており、ＣＣＤにおいては高解像度となる高画素数のものが用いられる傾向となっている。

【特許文献１】特開平４－２５３８３０号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

上述のように、近年では固体撮像素子であるＣＣＤが高解像度化、高画素数化されていることから、ハイビジョンテレビ方式による映像表示においても、従来と比較すると画質が向上した被観察体映像を観察できるという利点があるが、上述のようにＮＴＳＣ信号をハイビジョンテレビ信号へ変換するのでは、ＮＴＳＣ映像信号の解像度に制限され、高画質化されたＣＣＤの解像度を十分に生かすことができないという問題がある。

【0006】

また、電子内視鏡には上述のように異なる画素数のＣＣＤが搭載されており、このＣＣＤ画素数の相違や高画素数化の変遷に対応してハイビジョンテレビ信号への変換回路をプロセッサ装置内に配置し又は更新（交換）するのでは、コスト的に無駄があり、装置が高価になるという問題がある。

更に、医療現場で使用される機器には、ＥＭＣ（Electro-Magnetic Compatibility）や電気安全性について厳しい規格が要求されており、ハイビジョンテレビ信号への変換のために、パソコン等の専用の大きな装置において上記の医療用の規格が満たされるようにすることも非現実的である。

【0007】

また、電子内視鏡装置で得られた映像をハイビジョンテレビ方式へ変換して観察する際には、この映像をハイビジョン用記録装置へ録画・記録できるようにすることが要請され、この場合には、電子内視鏡側からの制御信号（録画・記録の開始、停止等）を記録装置へ伝送することが必要となる。しかも、この録画・記録の制御信号の伝送においては、構造の簡略化、電気的安全性の観点から可能な限り少ない伝送線で構成することが求められる。

【 0 0 0 8 】

本発明は上記問題点に鑑みてなされたものであり、その目的は、パーソナルコンピュータ等へ供給するためにデジタル処理した映像出力を利用し、画素数の異なる固体撮像素子を搭載する電子内視鏡を接続する場合でも、解像度を低下させることなく、ハイビジョン映像を簡単な構成かつ低コストにて得ることができ、またこのハイビジョン映像を録画・記録する場合の記録装置への制御信号の伝送構造を簡略化することが可能となる電子内視鏡装置を提供することにある。

【課題を解決するための手段】

【 0 0 0 9 】

上記目的を達成するために、請求項 1 に係る発明は、被観察体を撮像するための固体撮像素子の画素数が異なる各種の電子内視鏡をプロセッサ装置に接続可能に構成し、上記固体撮像素子で得られた信号からデジタル映像信号を形成すると共に、このデジタル映像信号を外部記録装置へ記録する電子内視鏡装置において、上記プロセッサ装置に配置され、上記固体撮像素子の画素数に対応させかつ外部コンピュータ用表示規格に合わせたデジタル映像信号を形成し、この映像信号に関するデジタル標準制御信号を上記映像信号と共に符号化すると共に、これらデジタルの映像信号及び標準制御信号をパラレル - シリアル変換し、差動信号として出力する差動信号出力部と、この差動信号出力部に対し着脱可能に接続され、この差動信号出力部から入力した差動信号に基づいて上記映像信号及び標準制御信号を復号化すると共に、この映像信号の画素数を検出し、この画素数の画像がハイビジョン画面の中央に配置されるハイビジョンテレビ信号へ変換し出力するハイビジョン方式変換器と、上記差動信号出力部では、上記外部記録装置に対する映像信号の記録制御信号を上記標準制御信号と共に符号化しかつパラレル - シリアル変換した後、当該差動信号出力部から上記ハイビジョン方式変換器へ差動信号としてシリアル伝送し、上記ハイビジョン方式変換器では、入力した差動信号から抽出された上記記録制御信号を復号化しかつシリアル - パラレル変換した後、コントロール端子から上記外部記録装置へ出力する記録制御信号出力手段と、を設けたことを特徴とする。

【 0 0 1 0 】

上記の構成によれば、固体撮像素子である CCD には各種の画素（ピクセル）数を持つものが存在することから、パーソナルコンピュータ等へ出力するための差動信号出力部（例えば D V I ）では、6 4 0（水平方向）× 4 8 0（垂直方向）の画素の V G A（Video Graphics Array）、1 0 2 4 × 7 6 8 画素の X G A（eXtended Graphics Array）、1 2 8 0 × 9 6 0 画素又は 1 2 8 0 × 1 0 2 4 画素の S X G A（Super XGA）等の規格に合わせたデジタル映像信号が形成され、この映像信号がパラレル - シリアル変換された後、差動信号としてパソコン用モニタ等へ出力される。この差動信号であるデジタル映像信号がハイビジョン方式変換器へ供給されると、その映像信号の画素数が検出され、この画素数に応じたハイビジョンテレビ信号が形成される。即ち、CCD の全ての画素情報を生かす形で、ハイビジョン信号が得られる。従って、このハイビジョン方式変換器をプロセッサ装置に接続するだけで、ハイビジョン用モニタで被観察体映像（動画又は静止画）を観察することができる。

【 0 0 1 1 】

そして、例えば電子内視鏡操作部の録画・記録スイッチを操作すると、マイコンから出力された記録操作信号が差動信号出力部からハイビジョン方式変換器のマイコンへシリアル伝送され、これによってハイビジョン映像が記録装置に記録される。ここで、記録制御信号については、デジタル映像信号と共に供給されるデジタル制御信号の符号化制御において、デフォルトの予約符号以外の余っている符号が利用され、この符号に記録制御信号が割り当てられる。従って、この記録制御信号は、D V I 等の差動信号出力部のデジタル映像信号を出力するための伝送ラインを通してシリアル信号としてハイビジョン方式変換器へ伝送されることになり、シリアル伝送ケーブル内に記録制御信号のための専用の伝送ラインを設ける必要がない。

【発明の効果】

【 0 0 1 2 】

本発明の電子内視鏡装置のハイビジョン方式変換器によれば、デジタル映像をパーソナルコンピュータ等へ供給するための差動信号出力部を利用して、採用されるＣＣＤ画素数（解像度）が異なる電子内視鏡を接続する場合でも、ＣＣＤが持つ解像度を低下させることなく、ハイビジョン映像を簡単な構成かつ低コストで形成し、ハイビジョン用モニタや記録装置に出力することができる。また、記録制御信号をシリアル伝送したり、差動信号出力部において映像信号に関する制御信号を伝送する符号化制御の中に、記録制御信号を組み込んだりすることにより、記録装置への制御信号の伝送構造を簡略化することが可能となる。

【 発明を実施するための最良の形態 】

10

【 0 0 1 3 】

図１乃至図３には、実施例に係る電子内視鏡装置の構成が示されており、まず図２に基づいて全体の構成を説明する。図２において、電子内視鏡（電子スコープ）１０には、その先端部に固体撮像素子であるＣＣＤ１１が設けられており、このＣＣＤ１１としては、４０万画素、８０万画素、１３０万画素等、各種のものが搭載される。また、このＣＣＤ１１から出力された撮像信号をサンプリングする相関二重サンプリング（ＣＤＳ）回路１２及び電子内視鏡１０の識別情報や映像処理情報等を格納するメモリ（ＥＥＰＲＯＭ）１３等が設けられる。

【 0 0 1 4 】

更に、この電子内視鏡１０の操作部（又はプロセッサ装置１６の操作部）に、録画・記録スイッチ１４が設けられており、この録画・記録スイッチ１４にて外部機器である録画装置（ＨＤＴＶ用レコーダ）やファイリング装置に内視鏡（アナログ又はデジタル）画像を記録することができる。なお、この電子内視鏡１０には、図示していない光源装置の光がライトガイドを介して供給されており、先端部から照明光を出力することにより被観察体が上記ＣＣＤ１１で撮像される。そして、上述した画素数（若しくはその画素数に対応したＣＣＤの転送方式）の異なるＣＣＤ１１を搭載する各種の電子内視鏡１０は、プロセッサ装置１６に着脱自在に接続可能となっている。

20

【 0 0 1 5 】

このプロセッサ装置１６には、Ａ／Ｄ変換器１７、映像信号に対し各種の信号処理をするための第１ＤＳＰ（デジタル信号プロセッサ）１９、第２ＤＳＰ２０及び第３ＤＳＰ２１、上記ＤＳＰ１９、２０の何れかを選択するためのセレクタ（Ｓ）１８、上記ＣＣＤ１１から第１及び第２ＤＳＰ１９、２０までの回路に対し同期信号やタイミング信号を供給するタイミングジェネレータ２２、水晶発振器を有するＰＬＬ回路２３、各種の制御を実行するマイコン２４、上記第３ＤＳＰ２１等に同期信号やタイミング信号を供給するための同期信号発生回路（ＳＳＧ）２５が設けられる。

30

【 0 0 1 6 】

また、上記第３ＤＳＰ２１の後段には、デジタル映像信号を形成するための第４ＤＳＰ２７、そして差動信号出力部であるＤＶＩ（Digital Visual Interface）回路２８が設けられており、このＤＶＩ回路２８は、パソコン用モニタ等へ出力するための表示規格、例えばＶＧＡ、ＸＧＡ、ＳＸＧＡ等に対応した映像信号を形成し、その後にパラレル・シリアル変換すると共に符号化し、このシリアル信号を差動信号としてパソコン用モニタやファイリング装置等へ出力する。なお、上記ＤＶＩは、ＤＤＷＧ（Digital Display Working Group）が設定した高速スピードのディスプレイ用インターフェースで、データフォーマットにＴＭＤＳ（Transition Minimized Differential Signaling）を採用する。

40

【 0 0 1 7 】

一方、上記第４ＤＳＰ２７には、信号変換回路２９を介してＵＳＢ出力部３０やネット出力部３１が設けられており、このＵＳＢ出力部３０、ネット出力部３１からはそれぞれの出力形態に合わせた信号が出力される。更に、上記第３ＤＳＰ２１の後段には、デジタル処理された映像信号をアナログ信号へ変換するアナログ信号プロセッサ３３、輝度（Ｙ）信号と色差（Ｃ）信号を出力するＹ／Ｃ信号出力部３４、Ｒ（赤）、Ｇ（緑）、Ｂ（青

50

）の信号を出力するRGB出力部35が設けられる。

【0018】

そして、上記のDVI回路28の出力部（端子）に着脱可能に接続する形で、ハイビジョン方式変換器37が設けられ、このハイビジョン方式変換器37の出力が外部機器であるHDTV（ハイビジョンテレビ）用モニターやHDTV用レコーダ（記録装置）へ接続される。上述した録画・記録スイッチ14から出力される記録制御信号は、信号ライン100のように、マイコン24からDVI回路28へ供給され、このDVI回路28からハイビジョン方式変換器37を介して上記HDTV用レコーダへ出力される。

【0019】

図1には、上記DVI回路28とハイビジョン方式変換器37内の詳細な構成が示されており、DVI回路28では、上述した各表示規格の映像を形成する信号処理部39と、この信号処理部39から出力されるRGBの信号、同期信号（H，V）及び制御信号（C₀～C₃）等のパラレル信号をシリアル信号へ変換し、かつ符号化を行う送信部（エンコーダー／シリアライザー）40A，40B，40Cが設けられる。このDVI回路28は、シリアル伝送ケーブル41を介してハイビジョン方式変換器37に接続され、このハイビジョン方式変換器37には、上記3つの送信部40A，40B，40Cに対応して受信信号を復号化し、かつシリアル信号をパラレル信号へ変換する受信部（リカバリー／デコーダー）42A，42B，42Cが設けられる。

【0020】

また、ICA（Inter Channel Alignment）部43、映像の画素数を検出してハイビジョンテレビ信号を形成するHDTV信号変換部（FPGA-Filed Programmable Gate Array 回路）44、各種の制御を実行するマイコン45、入力した映像信号を一時的に記憶するフレームメモリ46が設けられる。更に、上記HDTV信号変換部44には、コネクタ49との間に輝度（Y）信号、色差信号であるPr，Pb信号に対応してD/A変換器48A，48B，48Cが設けられ、上記コネクタ49には、モニターやHDTV用レコーダへのコントロール端子49mを含む記録装置への接続端子が配置される。

【0021】

更に、記録制御信号伝送構造の第1例として、このDVI回路28、シリアル伝送ケーブル41及びハイビジョン方式変換器37には、図2の伝送ライン100に連結される記録制御信号の伝送ライン101が配置されており、この伝送ライン101はハイビジョン方式変換器37のマイコン45から伝送ライン102を介してコネクタ49内のHDTV用レコーダのコントロール端子49mに接続される。

【0022】

図3には、上記HDTV信号変換部44内の構成が示されており、このHDTV信号変換部44には、水平同期信号（H）、垂直同期信号（V）、映像信号及びクロック信号を入力して映像信号の画素数を検出する画素数検出回路44a、ハイビジョン映像形成のための同期信号発生回路44b、上記フレームメモリ46に対し映像信号の書込み及び読出しを制御するメモリコントローラ44c、このメモリコントローラ44cから出力されたRGB信号をハイビジョン映像であるY，Pr，Pb信号に変換する信号変換器44dが設けられる。

【0023】

図4及び図5には、実施例における上記DVI回路28と上記ハイビジョン方式変換器37とを接続する差動形回路の構成が示されている。図4はパルストランスを用いたものであり、この例では、図示のようにDVI回路28内の差動形ドライバとして、論理回路52a～52c、トランジスタ53a，53b、例えば4kV以上の耐圧を維持するパルストランス54等を設け、ハイビジョン方式変換器37内の差動形レシーバとして、コンパレータ55a，55b等を設ける。また、図5はコンデンサを用いたものであり、この例では、図示のようにDVI回路28内に、差動出力回路57等を設け、ハイビジョン方式変換器37内に、例えば4kV以上の耐圧を維持するコンデンサ58a，58bと差動入力回路59等を設ける。

10

20

30

40

50

【 0 0 2 4 】

このような差動形回路によれば、上記パルストランス 5 4 やコンデンサ 5 8 a , 5 8 b の耐圧を内視鏡装置で求められる 4 k V 以上に設定するので、別途アイソレーション回路を設けることなく差動信号入出力のため回路を利用して、D V I 2 8 とハイビジョン方式変換器 3 7 とを商用電源等から電氣的に分離することができ、電子内視鏡 1 0 の安全性を容易に確保することが可能となる。

【 0 0 2 5 】

実施例は以上の構成からなり、その作用を図 6 の参照の下に説明する。まず、この電子内視鏡装置では、図 2 の C C D 1 1 にて被観察体内が撮像され、その撮像信号は C D S 回路 1 2 にてサンプリングされ、A / D 変換器 1 7 でデジタル信号へ変換された後に、セレクト 1 8 へ供給される。このセレクト 1 8 では、接続された電子内視鏡 1 0 の種類に応じて第 1 D S P 1 9 と第 2 D S P 2 0 の何れかを選択する。例えば、電子内視鏡 1 0 とプロセッサ装置 1 6 との通信によってマイコン 2 4 がメモリ 1 3 内の情報を読み取ることにより、C C D 1 1 の画素数（若しくはその画素数に対応した C C D の転送方式）に応じ、第 1 D S P 1 9（インターラインスキャンの場合）か、第 2 D S P 2 0（プログレッシブスキャンの場合）を選択する。

【 0 0 2 6 】

この第 1 D S P 1 9 又は第 2 D S P 2 0 と第 3 D S P 2 1 では、各種の映像処理が施されることになり、この第 3 D S P 2 1 の出力は、第 4 D S P 2 7 とアナログ信号プロセッサ 3 3 へ供給される。この第 4 D S P 2 7 では、デジタル出力のための映像信号が形成されており、この映像信号は、信号変換回路 2 9、U S B 出力部 3 0 及びネット出力部 3 1 を介して外部へ出力されると共に、D V I 回路 2 8 を介してパソコン用モニタ等に出力することができる。一方、上記アナログ信号プロセッサ 3 3 では、アナログ出力のための映像信号が形成され、Y / C 信号出力部 3 4 を介して Y 信号と C 信号が出力されると共に、R G B 出力部 3 5 を介して R , G , B の各色信号が出力される。

【 0 0 2 7 】

一方、上記 D V I 回路 2 8 の出力がハイビジョン方式変換器 3 7 へ供給されると、このハイビジョン方式変換器 3 7 ではハイビジョンテレビ信号が形成される。即ち、図 1 に示される D V I 回路 2 8 の信号処理部 3 9 によって、C C D 1 1 の画素数に対応した例えば 6 4 0 × 4 8 0（V G A）、1 0 2 4 × 7 6 8（X G A）、1 2 8 0 × 9 6 0 又は 1 2 8 0 × 1 0 2 4（S X G A）等の表示規格の映像信号が形成される。そして、この信号処理部 3 9 から出力されたパラレル信号 [B（青）, G（緑）, R（赤）, H（水平同期信号）, V（垂直同期信号）, C₀, C₁, C₂, C₃（制御信号）等] は、送信部 4 0 A ~ 4 0 C で符号化されると共にシリアル信号に変換され、シリアル伝送ケーブル 4 1 を介してハイビジョン方式変換器 3 7 へ出力される。図 1 のように、送信部 4 0 A から送信された B 信号と H , V 等の信号は受信部 4 2 A で、送信部 4 0 B から送信された G 信号とその他の信号は受信部 4 2 B で、送信部 4 0 C から送信された R 信号とその他の信号は受信部 4 2 C で受信される。これらの受信部 4 2 A ~ 4 2 C では、受信信号が復号化されると共に元のパラレル信号へ変換され、この信号が I C A 回路 4 3 を介して H D T V 信号変換部（F P G A）4 4 へ供給される。

【 0 0 2 8 】

この H D T V 信号変換部 4 4 では、入力された映像信号が図 3 のメモリコントローラ 4 4 c を介してフレームメモリ 4 6 に格納されると同時に、画素数検出回路 4 4 a にて入力映像信号の画素数が例えば水平同期信号や垂直同期信号によって検出される。即ち、図 6（A）に示されるように、ハイビジョン方式の水平同期信号（H）は 1 9 2 0 画素分、垂直同期信号（V）は 1 0 8 0 画素分の長さとなるが、例えば変換器 3 7 へ入力された映像信号の水平同期信号によって 1 2 8 0 の水平画素が検出（カウント）されたとき、又は垂直同期信号によって 9 6 0 の垂直画素が検出されたときは、1 2 8 0 × 9 6 0 の S X G A の映像（画像）であると判断される。同様に、その他では、6 4 0 の水平画素又は 4 8 0 の垂直画素が検出されたときは 6 4 0 × 4 8 0 の V G A の映像、1 0 2 4 の水平画素又は

10

20

30

40

50

768の垂直画素が検出されたときは1024×768のXGAの映像、1280の水平画素又は1024の垂直画素が検出されたときは1280×1024のSXGAの映像であると判断される。そして、この画素数の検出結果が同期信号発生回路44bとメモリコントローラ44cに供給されることにより、メモリコントローラ44cでは画素数に応じてフレームメモリ46からの映像信号の読出し制御が行われる。

【0029】

例えば、上記1280×960画素の映像の場合は、図6(B)に示されるように、垂直方向の1～60までは全ての水平画素に黒色を割り当て、垂直方向61番目については、水平方向の321～1600において上記1280×960画素の映像信号を割り当てるようにして、(321, 61)、(1600, 61)、(321, 1020)、(1600, 1020)の画素で囲まれる範囲の映像信号(RGB信号)が読み出される。その他の画素には、黒色が割り当てられる。そして、信号変換器44dでは、RGB信号がY, Pr, Pb信号へ変換され、このY, Pr, Pb信号と同期信号がHDTV用モニタやHDTV用レコーダへ出力される。このようにして、図6(C)に示されるように、HDTV用モニタには、1280×960画素の被観察体映像を中心領域に配置したハイビジョン映像、即ち1920×1080i(インターレース)の画素の映像(フォーマットD₄)が表示される。

【0030】

また、上記のハイビジョンテレビ方式の映像は、コネクタ49に接続されているHDTV用レコーダへ記録することができる。即ち、図2の録画・記録スイッチ14により録画の開始、停止等の操作が行われると、この記録制御信号はプロセッサ装置16側のマイコン24にてシリアル信号へ変換され、伝送ライン101(シリアル伝送ケーブル41)を介してハイビジョン方式変換器37側のマイコン45へ供給される。そして、このマイコン45が記録制御信号を伝送ライン102及びコントロール端子49mを介してHDTV用レコーダへ供給することにより、このレコーダにハイビジョン映像が録画・記録される。

【0031】

また、上記の記録制御信号は、上記伝送ライン101によらず、DVIの映像信号の処理の中に組み込んで伝送することができる(記録制御信号伝送構造の第2例)。即ち、DVI処理のためのルックアップテーブルでは、映像信号のための制御信号に関するデフォルト(標準設定)の予約符号の他に、規格外の余った符号があり、この符号を利用する。例えば、4ビット(実際には8ビット等)の場合は次の表1(ルックアップテーブル)のように16項目の符号を作ることができ、この中の10項目がデフォルトの予約符号であるとする、その他の6項目の符号が余っていることになる。そこで、実施例では、記録制御信号として、例えば11項目の符号に録画開始、12項目の符号に録画停止、13項目の符号に録画一時停止(PAUSE)を割り当てる。

【0032】

10

20

30

【表 1】

符号	割当	符号	割当
1	デフォルト 映像信号の 制御信号	11	録画開始
2		12	録画停止
3		13	録画一時休止 (PAUSE)
4		14	
5		15	
6		16	
7			
8			
9			
10			

10

【 0 0 3 3 】

そして、マイコン 2 4 は録画・記録スイッチ 1 4 からの上記記録制御信号を受けると、このパラレル信号を D V I 回路 2 8 の制御線 C₀ ~ C₃ を介して送信部 4 0 A ~ 4 0 C へ出力するので、この送信部 4 0 A ~ 4 0 C では上記 1 1 ~ 1 3 項目の符号化されたシリアル記録制御信号がシリアル伝送ケーブル 4 1 を介してハイビジョン方式変換器 3 7 へ送られる。一方、ハイビジョン方式変換器 3 7 では、受信部 4 2 A ~ 4 2 C で制御信号が復号化されると共にパラレル信号へ変換され、後段の I C A 回路 4 3 で 1 1 ~ 1 3 項目の記録制御信号（ライン 2 0 0）が抽出され、これがマイコン 4 5 へ入力される。その後、このマイコン 4 5 がコントロール端子 4 9 m を介して記録制御信号を H D T V 用レコーダへ供給することにより、ハイビジョン映像の録画が開始され、かつその停止、一時休止の制御が行われる。この第 2 例によれば、伝送ライン 1 0 1 を設ける必要がなく、シリアル伝送ケーブル 4 1 内の信号線数を減らすことが可能となる。

20

【図面の簡単な説明】

【 0 0 3 4 】

30

【図 1】本発明の実施例に係る電子内視鏡装置の D V I 回路及びハイビジョン方式変換器の構成を示す回路ブロック図である。

【図 2】実施例の電子内視鏡装置の全体構成を示す回路ブロック図である。

【図 3】図 1 のハイビジョン方式変換器内における H D T V 信号変換部の構成を示す図である。

【図 4】実施例の D V I 回路とハイビジョン方式変換器を接続する差動形回路としてバラストランスを用いた場合の構成を示す回路図である。

【図 5】実施例の上記差動形回路としてコンデンサを用いた場合の構成を示す回路図である。

【図 6】実施例のハイビジョン方式変換器で行われる 1 2 8 0 × 9 6 0 の映像信号の画素数検出 [図 (A)]、ハイビジョンテレビ信号への変換及び表示状態 [図 (B) , (C)] を示す説明図である。

40

【符号の説明】

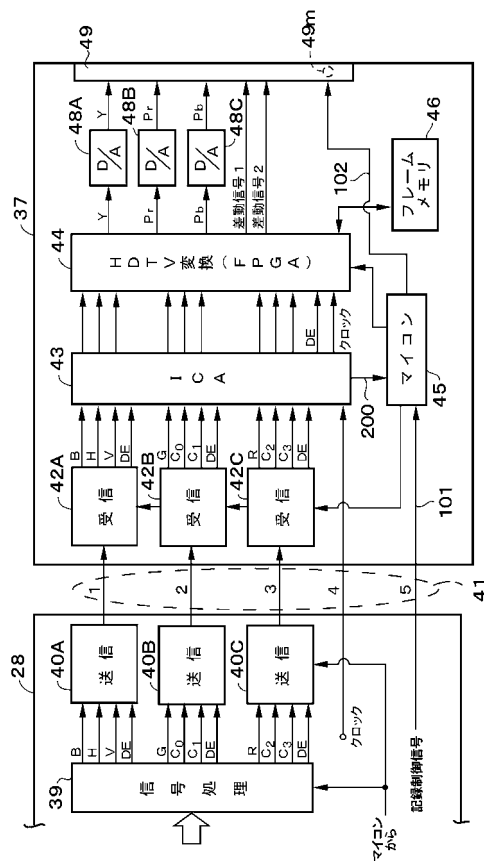
【 0 0 3 5 】

- 1 0 ... 電子内視鏡、
- 1 6 ... プロセッサ装置、
- 2 4 , 4 5 ... マイコン、
- 2 7 ... 第 4 D S P、
- 2 8 ... D V I 回路（差動信号出力部）、
- 3 7 ... ハイビジョン方式変換器、
- 4 1 ... シリアル伝送ケーブル、
- 4 4 ... H D T V（ハイビジョンテレビ）信号変換部、

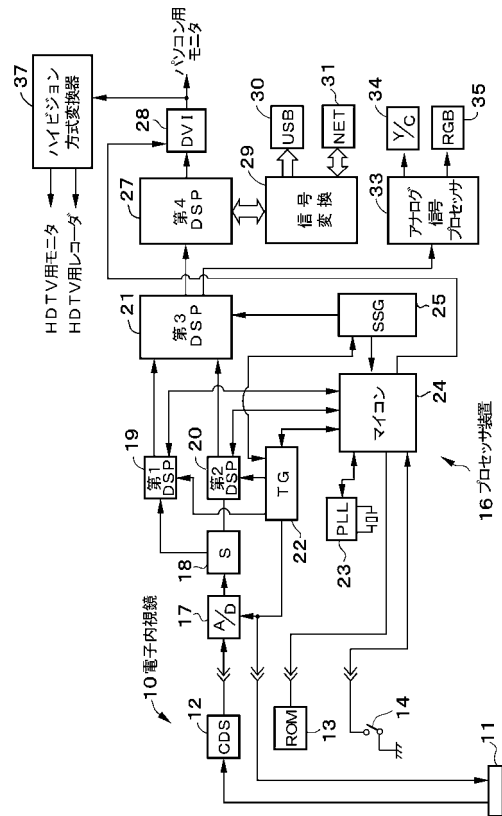
50

- 44 a ... 画素数検出回路、
 44 c ... メモリコントローラ、
 46 ... フレームメモリ、 54 ... パルストランス、
 58 a , 58 b ... コンデンサ。

【図1】



【図2】



フロントページの続き

(56)参考文献 特開2004-073671(JP,A)
特開2003-333454(JP,A)
特開平10-286232(JP,A)
特開2001-157665(JP,A)
特開2001-215419(JP,A)
特開2003-024272(JP,A)
特開2000-210251(JP,A)
特開平10-328145(JP,A)

(58)調査した分野(Int.Cl., DB名)

A61B	1/00 - 1/32
G02B	23/24 - 23/26
H04N	7/00 - 7/015

专利名称(译)	电子内视镜装置		
公开(公告)号	JP4493390B2	公开(公告)日	2010-06-30
申请号	JP2004122441	申请日	2004-04-19
[标]申请(专利权)人(译)	富士写真光机株式会社		
申请(专利权)人(译)	富士公司		
当前申请(专利权)人(译)	富士胶片株式会社		
[标]发明人	阿部一則		
发明人	阿部 一則		
IPC分类号	A61B1/04 G02B23/24 H04N5/225		
FI分类号	A61B1/04.370 A61B1/04.362.J G02B23/24.B H04N5/225.C A61B1/00.680 A61B1/04 A61B1/045.613 A61B1/05 H04N5/225 H04N5/225.300 H04N5/225.500 H04N5/232.030 H04N5/232.290 H04N5/232.300		
F-TERM分类号	2H040/FA13 2H040/GA02 4C061/CC06 4C061/JJ19 4C061/LL01 4C061/MM09 4C061/NN03 4C061/ UU09 4C161/CC06 4C161/JJ19 4C161/LL01 4C161/MM09 4C161/NN03 4C161/ UU09 4C161/YY07 4C161/YY12 5C122/EA70 5C122/FH07 5C122/HA42		
其他公开文献	JP2005304584A		
外部链接	Espacenet		

摘要(译)

要解决的问题：以简单的结构获得高分辨率图像而不降低连接不同像素数的电子内窥镜的分辨率，并简化将控制信号传输到高分辨率记录设备的结构。解决方案：具有不同像素数的电荷耦合器件（CCD）的电子内窥镜10连接到的处理器装置16配备有数字视频接口（DVI）电路28，其形成显示标准的数字图像信号。个人计算机等输出数字图像信号作为差分信号，高分辨率系统转换器37可拆卸地连接到DVI电路28的输出侧。转换器37检测输入数字图像信号的像素数，根据像素数将图像信号转换为高分辨率电视信号，并输出高分辨率电视信号。此外，来自操作部分的记录控制信号被编码，并且通过将它们结合在用于与DVI电路28中的图像信号有关的控制信号的发送处理中来发送，并且高分辨率图像被记录在记录装置中。Z

符号	割当	符号	割当
1	デフォルト 映像信号の 制御信号	11	録画開始
2		12	録画停止
3		13	録画一時休止 (PAUSE)
4		14	
5		15	
6		16	
7			
8			
9			
10			